

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 59-158657

(43)Date of publication of application : 08.09.1984

(51)Int.Cl.

H04L 25/49

(21)Application number : 58-031804

(71)Applicant : NIPPON TELEGR & TELEPH CORP <NTT>

(22)Date of filing : 01.03.1983

(72)Inventor : TANAKA KIYOSHI  
OGOSE SHIGEAKI

## (54) DIGITAL SIGNAL DEMODULATING SYSTEM

### (57)Abstract:

**PURPOSE:** To improve the characteristic of error rate by executing summation transformation at transmission side and executing a tri-state identification at a transition point of a receiving data and its vicinity at a receiving side.

**CONSTITUTION:** After an information data applied to a digital data input terminal 1 is subject to summation transformation at a summation logic transformation circuit 2, its summation transformation output 3 is applied to a transmitter 4. A transmission output 5 is inputted to a receiver 7 via a transmission line 6, an output 8 is identified and demodulated at a tri-state identifying circuit 9 in the identifying timing when a receiving output waveform is opened sufficiently, i.e., at a receiving data transition point and its vicinity, and a demodulation output 10 is outputted to a demodulation output terminal 11. As a result, even if the waveform of detected output is deteriorated because of interference between codes or the like, the identification with noise margin is attained and an excellent error rate characteristic is obtained.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

## ⑫ 公開特許公報 (A)

昭59—158657

⑬ Int. Cl.<sup>3</sup>  
H 04 L 25/49

識別記号

庁内整理番号  
7345—5K

⑭ 公開 昭和59年(1984)9月8日

発明の数 1  
審査請求 有

(全 4 頁)

## ⑮ デジタル信号復調方式

⑯ 特 願 昭58—31804

⑰ 出 願 昭58(1983)3月1日

⑱ 発 明 者 田中喜好

横須賀市武1丁目2356番地日本  
電信電話公社横須賀電気通信研

究所内

⑲ 発 明 者 生越重章

横須賀市武1丁目2356番地日本  
電信電話公社横須賀電気通信研  
究所内

⑳ 出 願 人 日本電信電話公社

㉑ 代 理 人 弁理士 星野恒司 外1名

## 明 細 書

## 1. 発明の名称 デジタル信号復調方式

## 2. 特許請求の範囲

送信側において2値デジタル情報信号に和分  
論理変換を施して得られた符号系列を送信データ  
として送信し、受信側では、受信データの遷移点  
及びその近傍において3値識別し、デジタル情  
報信号を復調することを特徴とするデジタル信  
号復調方式。

## 3. 発明の詳細な説明

## (発明の属する分野)

本発明はデジタル通信方式に関するもので、  
特に符号間干渉等により受信出力波形が劣化して  
いる場合に適したデジタル信号復調方式に関す  
るものである。

## (従来の技術)

従来のデジタル通信方式の受信側においては、  
通常データ遷移点の中間地点において2値識別す  
る方法が広く用いられている。しかし、デジタ

ル無線通信などで狭帯域信号を得るために、送信  
側で基底帯域制限を行った信号を受信側で検波し  
た場合には、帯域制限が厳しいほど時間軸上の波  
形の広がりが増大するため、検波出力は符号間干  
渉を受け、再生したデジタル情報の誤り率特性  
は劣化するという欠点があった。

第1図はGMSK(ガウシヤウスフィルタード・ミ  
ニマム・シフト・キーイング)変調された信号の  
検波出力波形の一例を示すもので、 $s_1$ は従来の識  
別閾値、 $t_1$ は識別タイミングであり、識別タイミ  
ング $t_1$ における検波出力波形の間きは $h_1$ であり、  
アイファバーチャ $e$ が小さくなっているため雑音余  
裕が小さく、このため、識別出力の誤り率が増加  
するという欠点がある。

## (発明の目的)

本発明は上記のような欠点を除去するため、符  
号間干渉等により波形劣化が生じた場合にも良好  
な誤り率特性が得られる通信方式を提供すること  
を目的としたもので、このような受信出力波形が  
劣化した場合でも受信出力波形が十分開いている

識別タイミングが有ることに着目し、そのタイミングにおいて波形のとり値は前後の符号と一定の関係を有することから、送信側で和分変換を行い、受信側で上記識別タイミングにおいて3値識別を行い、復調することを特徴とするもので、以下図面について詳細に説明する。

(発明の構成および作用)

本発明の動作原理をGMSK変調を用いた場合を例として説明する。

第1図において、識別タイミングを従来の $t_1$ から受信データの遷移点である $t_2$ に移した場合には、識別閾値を $s_2$ および $s_3$ とし3値識別をすれば、識別タイミング $t_2$ における検波出力波形の開きは $h_2$ 及び $h_3$ となり雑音余裕が大きくなる。

また、識別タイミングを上記 $t_2$ の近傍 $t_2'$ に移した場合には、識別閾値を $s_2'$ および $s_3'$ とすることにより、識別時点の雑音余裕は $h_2'$ 及び $h_3'$ と識別タイミング $t_2$ の場合より検波出力波形の開きは $h_2'$ 及び $h_3'$ と若干減少するだけで、従来の場合よりも雑音余裕は大きくなる。

再生される符号系列 $d_j$ は次式で表わされる。

$$d_j = b_j \oplus b_{j-1} \quad (3)$$

ただし、 $\oplus$ は排他的論理和を表わす。

送信側では情報データ符号系列 $a_j$ の和分変換を行って $b_j$ を送出する。 $a_j$ と $b_j$ との関係は次式で表わされる。

$$b_j = a_j \oplus b_{j-1} \quad (4)$$

(3)式および(4)式より再生される符号系列 $d_j$ は次式のようになる。

$$\begin{aligned} d_j &= b_j \oplus b_{j-1} \\ &= a_j \oplus b_{j-1} \oplus b_{j-1} = a_j \quad (5) \end{aligned}$$

このようにして送信側の情報データが受信側で復調される。

識別タイミングを $t_2$ の近傍 $t_2'$ においたときには識別閾値を $s_2'$ 及び $s_3'$ とすることにより、識別時点の雑音余裕が $h_2'$ 、 $h_3'$ と若干減少するが同

第2図は送信基底帯域制限の規格化帯域幅 $BbT$ に刻する識別タイミング時の検波出力波形の開き $h_1$ 、 $h_2$ 、 $h_3$ の関係を示す説明図であり、検波出力波形の開き $h_1$ 、 $h_2$ 、 $h_3$ の値は送信基底帯域制限の規格化3dB帯域幅 $BbT$ によって異なり、検波出力波形の広さが最も大きくなる値を1とする場合の関係を示している。

ここでは検波出力波形の開き $h_1$ に比べて $h_2$ 及び $h_3$ の値は、 $BbT$ が小さい場合に大きくなっている。このことから、本発明は符号間干渉が大きく、検波出力波形が劣化している時に、雑音余裕が従来の方式と比べて大きくとれる。

3値識別においては、検波出力 $E$ が

$$E \leq s_2 \text{ および } E \geq s_3 \quad (1)$$

のときに再生される符号の論理を「1」とし、

$$s_2 < E < s_3 \quad (2)$$

のときに再生される符号の論理を「0」とする。

このとき、伝送される符号系列を $b_j$ とすれば再

様に復調可能である。この場合 $t_2'$ は $t_2 < t_2' < t_1$ を満足するものとする。

第3図は本発明の一実施例の構成を示すブロック図である。ディジタルデータ入力端子1に加えられる情報データは、和分論理変換回路2により和分変換後、その和分変換出力3は送信装置4に加えられる。送信出力5は伝送路6を介して、受信装置7に入力される。受信装置出力8は3値識別回路9において、前述の識別タイミングで識別、復調し、その識別出力10を復調出力端子11に出力する。ここで送受信装置には搬送波伝送の場合には変復調回路も含まれる。

第4図(a)は第3図における和分論理変換回路2の構成例を、また、第4図(b)は3値識別回路9の構成例を示す。

第4図(a)において、ディジタルデータ入力端子1に加えられる情報データは、排他的論理和ゲート12に加えられ、そのゲート12の出力は2分されて、その一方は1ビット遅延回路13に入力される。遅延回路13の出力は排他的論理和ゲート12

のもう一方の入力端子に加えられ、端子3には前記式(4)で示される和分変換出力が得られる。

次に、第4図(h)において、3値識別回路入力端子15に加えられた受信装置出力8は3分され、コンパレータ18、19及び識別タイミグ抽出器20に入力される。コンパレータ18及び19ではそれぞれ第1図における識別閾値 $s_3$ 又は $s_3'$ 及び $s_2$ 又は $s_2'$ に相当するレベルが識別閾値レベル入力端子16及び17にそれぞれ加えられ、識別タイミグ21に従って第1図の $t_2$ またはその近傍 $t_2'$ で識別判定し、コンパレータ出力22及び23には、識別閾値との大小に応じて"1"及び"0"をそれぞれ出力する。コンパレータ出力22及び23は排他的論理和ゲート24に入力され、その出力を3値識別回路の識別出力10として復調端子11に出力する。

なお、送信側で和分論理変換を行い、受信側で3値識別する方式としてデュオバイナリ方式があるが、この方式は3値信号で伝送を行うもので、本方式のように2値信号伝送を行うものとは本質

的に異なる。

#### (効果)

以上説明したように、本発明は符号間干渉等により検波出力波形が劣化した場合においても、大きな雑音余裕を持った識別を行うことができ、誤り率特性の向上がはかれる利点があり、また、本方式は、前述の例で示したGMSK無線伝送方式のほか、他の伝送方式例えばMSK方式、PSK方式等の復調にも応用でき、搬送波伝送及びベースバンド伝送にも適用でき、また、本発明の方式を論理回路で構成する場合には送信側、受信側とも極めて簡単な回路構成で実現出来る等の利点もある。

#### 4. 図面の簡単な説明

第1図はGMSK変調された信号の検波出力波形の一例を示す図、第2図は送信基底帯域制限の規格化帯域幅に対する識別タイミグ時の検波出力波形の開きの関係を示す説明図、第3図は本発明の一実施例の構成を示すブロック図、第4図(a)及び(b)はそれぞれ第3図における和分論理変換回路及び3値識別回路の構成例を示す図である。

1 ..... デジタルデータ入力端子、 2 .....  
和分論理変換回路、 3 ..... 和分変換出力、  
4 ..... 送信装置、 5 ..... 送信出力、  
6 ..... 伝送路、 7 ..... 受信装置、 8 .....  
受信装置出力、 9 ..... 3値識別回路、  
10 ..... 識別出力、 11 ..... 復調出力端子、  
12, 24 ..... 排他的論理和ゲート、 13 ..... 1ビ  
ット遅延回路、 14 ..... 1ビット遅延回路出力、  
15 ..... 3値識別端子入力端子、 16, 17 .....  
識別閾値レベル入力端子、 18, 19 ..... コン  
パレータ、 20 ..... 識別タイミグ抽出器、  
21 ..... 識別タイミグ、 22, 23 ..... コン  
パレータ出力。

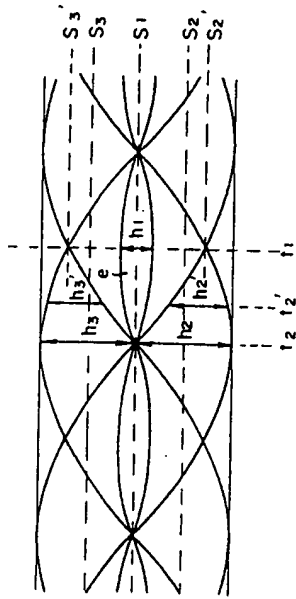
特許出願人 日本電信電話公社

代理人 星 野 恒

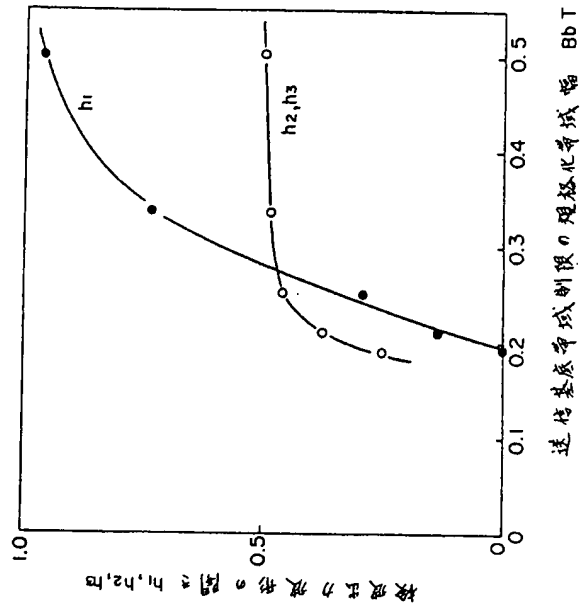
岩 上 昇



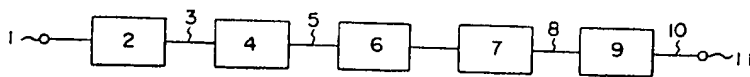
第 1 図



第 2 図



第 3 図



第 4 図

